

PAT-NO: JP02000269219A
DOCUMENT-IDENTIFIER: JP 2000269219 A
TITLE: SEMICONDUCTOR DEVICE
PUBN-DATE: September 29, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
TAKADA, KAZUHIKO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
FUJITSU LTD	N/A

APPL-NO: JP11076730

APPL-DATE: March 19, 1999

INT-CL (IPC): H01L021/3205, H01L021/306 , H01L027/04 , H01L021/822

ABSTRACT:

PROBLEM TO BE SOLVED: To eliminate stripping of a guard ring which is caused during a chemical-mechanical polishing process by providing the pattern of the guard ring which continuously extend along the periphery of a substrate and in continuous contact with the surface of the substrate with a structure having a repeated bending, when viewed in the direction perpendicular to the substrate.

SOLUTION: When a guard ring 40A is chemically and mechanically polished in the direction parallel to its end face 41E, stresses exerted in the direction opposite to the direction of polishing is applied to the guard ring 40A. Stress components act on a conductor wall 451b which extends in a zigzag pattern in the direction of extension. Since the length of the

extension of
the conductor wall is limited almost to L_c , stress does not act in
the
direction of extension of the guard ring over a long distance. The
guard ring
structure 40A and the conductor wall 451b constituting it are
supported on a
layer insulating film structure corresponding to their ends in the
direction of
the length and no defect will be produced in the guard ring. Thus
the problem
of damages to the guard ring pattern is avoided.

COPYRIGHT: (C)2000,JPO

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-269219

(P2000-269219A)

(43)公開日 平成12年9月29日(2000.9.29)

(51)Int.Cl.

識別記号

F I

テマコード(参考)

H 0 1 L 21/3205

H 0 1 L 21/88

S 5 F 0 3 3

21/306

21/306

M 5 F 0 3 8

27/04

27/04

D 5 F 0 4 3

21/822

審査請求 未請求 請求項の数12 O L (全 13 頁)

(21)出願番号

特願平11-76730

(22)出願日

平成11年3月19日(1999.3.19)

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72)発明者 高田 和彦

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74)代理人 100070150

弁理士 伊東 忠彦

最終頁に続く

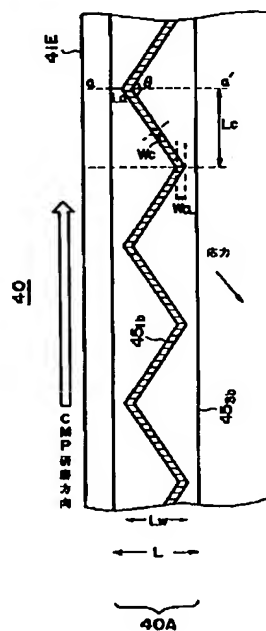
(54)【発明の名称】 半導体装置

(57)【要約】

【課題】 ガードリング構造を備えた半導体装置において、CMP工程を行なった際に生じる損傷を抑制する。

【解決手段】 ガードリングパターンを、屈曲を繰り返す形状に形成する。

本発明の第1実施例による半導体装置におけるガードリング構造を示す平面図



【特許請求の範囲】

【請求項1】 基板と、

前記基板上に形成された多層配線構造とを含み、
前記多層配線構造は、前記基板周辺部に沿って連続して延在し、前記基板表面に連続してコンタクトするガードリングパターンと、前記ガードリングパターンを埋める層間絶縁膜とよりなり、
前記ガードリングパターンは、前記基板面内に屈曲を繰り返すことを特徴とする半導体装置。

【請求項2】 前記ガードリングパターンは、前記層間絶縁膜の下主面から上主面方向に延在する導体壁と、前記導体壁上端部にコンタクトし、前記層間絶縁膜の上主面に一致する主面を有する導体パターンとより構成され、前記導体壁は、前記ガードリングパターンに対応して前記基板面内に屈曲を繰り返すことを特徴とする請求項1記載の半導体装置。

【請求項3】 前記導体パターンは前記基板周辺部に沿って、直線的に延在することを特徴とする請求項1または2記載の半導体装置。

【請求項4】 前記導体パターンは前記基板周辺部に沿って、前記導体壁に対応して前記基板面内で屈曲を繰り返すことを特徴とする請求項1または2記載の半導体装置。

【請求項5】 前記導体壁および前記導体パターンは、Cuより構成されることを特徴とする請求項2〜4のうち、いずれか一項記載の半導体装置。

【請求項6】 前記層間絶縁膜は、前記導体壁を側方から保持する第1の絶縁膜と、前記導体パターンを側方から保持する第2の絶縁膜とよりなることを特徴とする請求項2〜5のうち、いずれか一項記載の半導体装置。

【請求項7】 前記第1の絶縁膜と第2の絶縁膜との間には、エッチングストップ膜が形成されていることを特徴とする請求項6記載の半導体装置。

【請求項8】 基板上に層間絶縁膜を堆積する工程と、前記層間絶縁膜中に、前記基板周辺部に沿って連続して延在する第1の溝を形成する工程と、
前記層間絶縁膜中に、前記第1の溝中を連続して延在するように第2の溝を形成する工程と、
前記層間絶縁膜上に、前記第1および第2の溝を埋めるように導体層を堆積する工程と、
前記導体層のうち、前記層間絶縁膜の表面上に堆積した部分を化学機械研磨により除去し、前記第1および第2の溝を埋めるガードリングパターンを形成する工程とを含む半導体装置の製造方法において、
前記第2の溝を形成する工程は、前記第2の溝が前記基板面内において屈曲を繰り返すように実行されることを特徴とする半導体装置の製造方法。

【請求項9】 前記第1の溝を形成する工程は、前記第1の溝が前記基板周辺部に沿って、直線的に延在するように実行されることを特徴とする請求項8記載の半導体

装置の製造方法。

【請求項10】 前記第1の溝を形成する工程は、前記第1の溝が前記基板周辺部に沿って、前記第2の溝に対応して前記基板面内で屈曲を繰り返すように実行されることを特徴とする請求項8または9記載の半導体装置の製造方法。

【請求項11】 前記導体層Cuより構成されることを特徴とする請求項8〜10のうち、いずれか一項記載の半導体装置の製造方法。

【請求項12】 前記層間絶縁膜を形成する工程は、前記基板上に第1の絶縁膜を堆積する工程と、前記第1の絶縁膜上にエッチングストップ膜を堆積する工程と、前記エッチングストップ膜上に第2の絶縁膜を堆積する工程とを含み、前記第1の溝を形成する工程は、前記第1の絶縁膜を、前記エッチングストップ膜が露出するまでエッチングする工程を含み、前記第2の溝を形成する工程は、前記エッチングストップ膜および前記第2の絶縁膜を、前記第2の溝が前記第2の絶縁膜の下主面に到達するまでエッチングする工程を含むことを特徴とする請求項8〜11のうち、いずれか一項記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は一般に半導体装置に関し、特にガードリングを備えた半導体装置に関する。半導体装置では、一般に前記共通基板上の多数の半導体素子を相互接続するために、前記基板上に前記多数の半導体素子を覆うように複数の層間絶縁膜を積層し、各々の層間絶縁膜中に配線パターンを埋設した多層配線構造が使われることが多い。かかる半導体装置では、前記多層配線構造を構成する層間絶縁膜の間の界面に沿って、水分あるいは腐食性ガスが半導体装置内部へ侵入することがあるため、前記多層配線構造中に、基板周辺部に沿ってガードリングを形成し、かかる水分や腐食性ガスの侵入を阻止することが一般的に行なわれている。

【0002】

【従来の技術】図1(A)は、典型的な従来のガードリングの一部を拡大して示す拡大図、また図1(B)は図1(A)のガードリング全体の構成を示す平面図。図1(A)、(B)を参照するに、半導体装置11が形成された半導体チップの周辺部には、前記半導体装置11を連続して囲むように、ガードリング構造12が形成されている。

【0003】図2は、図1(B)の構造の、線2-2'に沿った断面図を示す。図2を参照するに、半導体装置11は、フィールド酸化膜22を形成されたSi基板21上に形成されており、前記フィールド酸化膜22は前記Si基板21表面において拡散領域21Aを画成する。前記Si基板21上には、前記フィールド酸化膜22および拡散領域21Aを覆うように、SiO₂、PSG、

BPSG等の無機絶縁膜、あるいはフルオロカーボン、炭化水素、ポリイミド、有機SOG等の有機絶縁膜よりなる層間絶縁膜23、24、25が順次堆積されており、前記層間絶縁膜23中には前記拡散領域21Aを露出するコンタクト溝23Aが、前記半導体装置11の外周縁に沿って、連続的に形成されている。前記コンタクト溝23AはW等の導体壁23Bにより充填され、前記層間絶縁膜23上には前記導体壁23Bに電氣的かつ機械的にコンタクトするように、W、WSiあるいはポリシリコンよりなる導体パターン24Aが、前記半導体装置11の外周縁に沿って、前記コンタクト溝23Aに対応するように形成される。

【0004】前記導体パターン24Aは前記層間絶縁膜24により覆われ、前記層間絶縁膜24中には前記導体パターン24Aを露出するコンタクト溝24Bが、前記半導体装置11の外周縁に沿って、前記コンタクト溝24Aに平行に、かつ連続的に延在する。前記コンタクト溝24BはW等の導体壁24Cにより充填され、前記層間絶縁膜24上には前記導体壁24Cに電氣的かつ機械的にコンタクトするように、W、WSiあるいはポリシリコンよりなる導体パターン25Aが、前記半導体装置11の外周縁に沿って、前記コンタクト溝24Bに対応するように形成される。

【0005】前記導体パターン25Aは前記層間絶縁膜25により覆われ、前記層間絶縁膜25中には前記導体パターン25Aを露出するコンタクト溝25Bが、前記半導体装置11の外周縁に沿って、前記コンタクト溝24Bに平行に、かつ連続的に延在する。さらに、前記コンタクト溝25BはW等の導体壁25Cにより充填され、前記層間絶縁膜25上には前記導体壁25Cに電氣的かつ機械的にコンタクトするように、W、WSiあるいはポリシリコンよりなる導体パターン26Aが、前記半導体装置11の外周縁に沿って、前記コンタクト溝25Bに対応するように形成される。前記導体パターン26Aは、前記層間絶縁膜25上に形成されたSiN等よりなる保護膜26により覆われる。

【0006】図2の構成によれば、前記導体壁23B、24Cおよび25Cは、前記導体パターン24A、25Aおよび26Aと共に、図1(B)のガードリング12を構成する。かかるガードリング12を形成することにより、図2に示すように層間絶縁膜の間の界面、例えば層間絶縁膜23と層間絶縁膜24との間の界面に沿ったH₂Oあるいは腐食性ガスの半導体装置11内部への侵入が効果的に阻止される。

【0007】

【発明が解決しようとする課題】従来より、半導体装置においては図2に示すようなガードリング構造は、多層配線構造と同時に形成されていた。従来の多層配線構造では、下地層上に先に導体パターンを形成した後、これを絶縁膜で覆い、さらに前記絶縁膜を平坦化する工程が

行われたいた。

【0008】しかし、最近のサブミクロンあるいはサブクォータミクロンサイズの半導体装置を含む超微細化半導体装置では、かかる多層配線構造中において生じる信号遅延を回避するために、導体パターンとして低抵抗のCuを低誘電率の有機層間絶縁膜と組み合わせて使うことが行われている。その際、Cuは従来より導電パターンに使われてきたAlやW、あるいはSiさらにはAuと異なりドライエッチングによるパターニングが困難であるため、先に層間絶縁膜中に配線溝およびコンタクトホールを形成しておき、かかる配線溝およびコンタクトホールを埋めるようにCu層を電解めっき法等により堆積する、いわゆるデュアルダマシン法が使われる。かかるデュアルダマシン法では、かかるCu層の堆積の後、前記層間絶縁膜上に残留しているCu層を化学機械研磨(CMP)工程により除去し、前記配線溝あるいはコンタクトホールを埋めるCuパターンあるいはCuプラグを形成する。

【0009】図3は、図1(A)、(B)の半導体装置11に、かかるCMP工程を行なった場合の様子を示す。ただし、図3(B)は図3(A)図の拡大図である。図3(A)、(B)を参照するに、前記CMP工程は研磨布を被せた回転台上において実行され、前記研磨布上に研磨剤を滴下しながら前記半導体装置が多数形成された半導体ウェハ10を前記研磨布に、所定の圧力で押し付ける。その際、図3(A)に示すように、ウェハ10自体も所定の速度で回転されるこのようなCMP工程を前記ガードリング構造を有する半導体装置11に対して行なった場合、図3(B)に示すようにCMPの作用する方向が、前記ガードリング構造12の延在方向に略一致する場合が生じる。

【0010】図4は、図3(A)のウェハ10を0.857回転/秒の速度で回転する研磨台に押し付け、同時に0.857回転/秒の速度で自転させた場合の、ウェハ10に対する研磨剤粒子の相対速度分布を示す。図3および4をともに参照するに、ウェハ10の中央部では研磨剤粒子のx方向およびy方向への速度 v_x および v_y は、ウェハ10の自転に伴い斜線で示す円周上を変化するが、ウェハ10の周辺部分では、かかる速度 v_x 、 v_y の変化は連続線で示す円周上を変化する。ただし、前記xおよびy方向はウェハ10に固定した座標系における直交方向を示す。

【0011】図4よりわかるように、研磨剤の相対速度は、ウェハ10の周辺部分の方が、回転台の回転中心からの距離が大きい分だけ、中央部分よりも大きくなる。また、この効果はウェハ10の径が大きくなればなるほど大きくなる。再び図3(A)、(B)を参照するに、このようにウェハ10上に形成された半導体装置11では、前記ガードリング構造12は必然的に研磨剤粒子との係合により大きな応力を受けることになり、特にウェ

ハ10の周辺部に形成される半導体装置11では、その影響が著しい。

【0012】図3(B)の状態においては、研磨剤は前記ガードリング構造12の長手方向に応力を及ぼすことになるが、このように一方向に連続するパターンでは、その途中に必ず下地との密着性が弱い部分が含まれているものであり、そのような弱い箇所において剥離が発生しやすい。前記ガードリング構造12が研磨方向に対して交差する方向に延在している場合には、このようガードリング12中にこのように弱い部分が存在しても、左右の側壁がガードリング構造12を両側から支持するため、剥離等の欠陥の発生にはつながらずにすむ。また、同様に、半導体装置11内部においても、多層配線構造中の配線パターンは頻繁に屈曲を繰り返すため、このような問題は生じない。

【0013】これに対し、図3(B)の状態では、前記Y方向に延在するガードリング12を側方から支持する構造が存在しないため、導体壁23B、24Cあるいは25C中に密着性が弱い部分が存在すると、図5のようにその部分が破壊されてしまい、欠陥が発生する。ただし、図5中、先に説明した部分には同一の参照符号を付し、説明を省略する。また、図5の構造では、前記コンタクト溝23Aの側壁面と底面とは、密着性を改善するために設けられたTiN等の高融点金属化合物膜(23B)₁に覆われている。

【0014】そこで、本発明は上記の課題を解決した、新規で有用な半導体装置を提供することを概括的課題とする。本発明のより具体的な課題は、周辺部にガードリング構造を有する半導体装置において、CMP工程の際に生じる前記ガードリングの剥離を解消することにある。

【0015】

【課題を解決するための手段】本発明は、上記の課題を、例えば基板と、前記基板上に形成された多層配線構造とを含み、前記多層配線構造は、前記基板周辺部に沿って連続して延在し、前記基板表面に連続してコンタクトするガードリングパターンと、前記ガードリングパターンを埋める層間絶縁膜とよりなり、前記ガードリングパターンは、前記基板に垂直な方向から見た場合に屈曲を繰り返すことを特徴とする半導体装置により、解決する。

【0016】上記構成において、前記ガードリングパターンを、前記層間絶縁膜の下主面から上主面方向に延在する導体壁と、前記導体壁上部部にコンタクトし、前記層間絶縁膜の上主面に一致する主面を有する導体パターンとより構成し、前記導体壁を、前記基板に垂直な方向から見た場合に、前記ガードリングパターンに対応して屈曲を繰り返すように形成してもよい。

【0017】また、上記構成において、前記導体パターンを前記基板周辺部に沿って、直線的に延在するように

構成してもよい。さらに、前記導体パターンを前記基板周辺部に沿って、前記基板に垂直な方向から見た場合に、前記導体壁に対応して屈曲を繰り返すように構成してもよい。特に、前記導体壁および前記導体パターンは、Cuより構成してもよい。

【0018】さらに、前記層間絶縁膜は、前記導体壁を側方から保持する第1の絶縁膜と、前記導体パターンを側方から保持する第2の絶縁膜とより構成してもよい。さらに、前記第1の絶縁膜と第2の絶縁膜との間にエッチングストップ膜を形成してもよい。また、本発明は上記の課題を、例えば基板上に層間絶縁膜を堆積する工程と、前記層間絶縁膜中に、前記基板周辺部に沿って連続して延在する第1の溝を形成する工程と、前記層間絶縁膜中に、前記第1の溝中を連続して延在するように第2の溝を形成する工程と、前記層間絶縁膜上に、前記第1および第2の溝を埋めるように導体層を堆積する工程と、前記導体層のうち、前記層間絶縁膜の表面上に堆積した部分を化学機械研磨により除去し、前記第1および第2の溝を埋めるガードリングパターンを形成する工程とを含む半導体装置の製造方法において、前記第2の溝を形成する工程は、前記第2の溝が前記基板面内において屈曲を繰り返すように実行されることにより、解決する。

【0019】その際、前記第1の溝を形成する工程を、前記第1の溝が前記基板周辺部に沿って、直線的に延在するように実行してもよい。また、前記第1の溝を形成する工程を、前記第1の溝が前記基板周辺部に沿って、前記第2の溝に対応して前記基板面内で屈曲を繰り返すように実行してもよい。

【0020】前記導体層はCuより構成するのが好ましい。また、前記層間絶縁膜を形成する工程を、前記基板上に第1の絶縁膜を堆積する工程と、前記第1の絶縁膜上にエッチングストップ膜を堆積する工程と、前記エッチングストップ膜上に第2の絶縁膜を堆積する工程とより構成し、前記第1の溝を形成する工程を、前記第1の絶縁膜を、前記エッチングストップ膜が露出するまでエッチングすることにより実行し、前記第2の溝を形成する工程を、前記エッチングストップ膜および前記第2の絶縁膜を、前記第2の溝が前記第2の絶縁膜の下主面に到達するまでエッチングすることにより実行してもよい。

【0021】本発明によれば、前記ガードリングパターンを、基板周辺部において屈曲を繰り返す形状に形成することにより、ガードリングパターンが一方向に長く延在し、かかる延在方向がCMP工程における研磨方向と一致した場合に生じるガードリングパターンの損傷の問題が回避される。かかるガードリングパターンを形成することにより、前記基板内部に形成される半導体素子は、水分や腐食性ガスの侵入から防護される。

【0022】

【発明の実施の形態】図6は、本発明の第1実施例による半導体装置40の構成を示す平面図、また図7は図6の半導体装置40の断面図を示す。最初に図7の断面図を参照するに、半導体装置40はフィールド酸化膜42を形成されたSi基板41上に形成されており、前記フィールド酸化膜42は前記Si基板41表面において拡散領域41Aを画成する。

【0023】前記Si基板上には、前記フィールド酸化膜42および拡散領域41Aを覆うように、SiO₂、PSG、BPSG等の無機絶縁膜、あるいはフルオロカーボン、炭化水素、ポリイミド、有機SOG等の有機絶縁膜よりなる層間絶縁膜431が堆積されており、前記層間絶縁膜431 中には前記拡散領域41Aを露出するコンタクト溝431aが、後程図6の平面図を参照しながら説明するように、前記装置41の外周縁に沿って、連続的に、しかもジグザグに形成されている。前記コンタクト溝431aはW等の導体壁431bにより充填される。

【0024】図7の構成では、前記層間絶縁膜431はエッチングストップとなるSiN膜432により覆われ、前記エッチングストップ膜432 上には、別の層間絶縁膜433が堆積される。前記別の層間絶縁膜433は、前記層間絶縁膜431と同様に、SiO₂、PSG、BPSG等の無機絶縁膜、あるいはフルオロカーボン、炭化水素、ポリイミド、有機SOG等の有機絶縁膜よりなる。さらに、前記別の層間絶縁膜433 およびその下のエッチングストップ膜432 には前記コンタクト溝431aを含むように前記層間絶縁膜431の上主面を露出する溝433aが形成される。さらに、前記溝433aはCuあるいはW等の導体パターン433bにより充填される。その際、前記導体壁431bは前記導体パターン433bに連続的にコンタクトする。

【0025】前記導体パターン433bは前記層間絶縁膜433と同一面を有し、前記層間絶縁膜431、エッチングストップ膜432 および層間絶縁膜433は、層間絶縁膜構造43を構成する。さらに、前記層間絶縁膜構造43上には、前記導体パターン433bを覆うように、SiO₂、PSG、BPSG等の無機絶縁膜、あるいはフルオロカーボン、炭化水素、ポリイミド、有機SOG等の有機絶縁膜よりなる層間絶縁膜441が前記層間絶縁膜431と同様に堆積されており、前記層間絶縁膜441 中には前記導体パターン433b露出するコンタクト溝441aが、後程図6の平面図を参照しながら説明するように、前記集積回路装置41の外周縁に沿って、連続的に、しかもジグザグに形成されている。前記コンタクト溝441aはCuあるいはW等の導体壁441bにより充填される。

【0026】さらに、前記層間絶縁膜441はエッチングストップとなるSiN膜442により覆われ、前記エッチングストップ膜442 上には、別の層間絶縁膜44

3が堆積される。前記別の層間絶縁膜443は、前記層間絶縁膜441と同様に、SiO₂、PSG、BPSG等の無機絶縁膜、あるいはフルオロカーボン、炭化水素、ポリイミド、有機SOG等の有機絶縁膜よりなる。さらに、前記別の層間絶縁膜443 およびその下のエッチングストップ膜442 には前記コンタクト溝441aを含むように前記層間絶縁膜441の上主面を露出する溝443aが形成される。さらに、前記溝443aはCuあるいはW等の導体パターン443bにより充填される。その際、前記導体壁441bは前記導体パターン443bに連続的にコンタクトする。

【0027】前記導体パターン443bは前記層間絶縁膜443と同一面を有し、前記層間絶縁膜441、エッチングストップ膜442 および層間絶縁膜443は、層間絶縁膜構造44を構成する。さらに、前記層間絶縁膜構造44上には、前記導体パターン443bを覆うように、SiO₂、PSG、BPSG等の無機絶縁膜、あるいはフルオロカーボン、炭化水素、ポリイミド、有機SOG等の有機絶縁膜よりなる層間絶縁膜451が前記層間絶縁膜441と同様に堆積されており、前記層間絶縁膜451 中には前記導体パターン443bを露出するコンタクト溝451aが、後程図6の平面図を参照しながら説明するように、前記集積回路装置41の外周縁に沿って、連続的に、しかもジグザグに形成されている。前記コンタクト溝451aはCuあるいはW等の導体壁451bにより充填される。

【0028】さらに、前記層間絶縁膜451はエッチングストップとなるSiN膜452により覆われ、前記エッチングストップ膜452 上には、別の層間絶縁膜453が堆積される。前記別の層間絶縁膜453は、前記層間絶縁膜451と同様に、SiO₂、PSG、BPSG等の無機絶縁膜、あるいはフルオロカーボン、炭化水素、ポリイミド、有機SOG等の有機絶縁膜よりなる。さらに、前記別の層間絶縁膜453 およびその下のエッチングストップ膜452 には前記コンタクト溝451aを含むように前記層間絶縁膜451の上主面を露出する溝453aが形成される。さらに、前記溝453aはCuあるいはW等の導体パターン453bにより充填される。その際、前記導体壁451bは前記導体パターン453bに連続的にコンタクトする。

【0029】前記導体パターン453bは前記層間絶縁膜453と同一面を有し、前記層間絶縁膜451、エッチングストップ膜452 および層間絶縁膜453は、層間絶縁膜構造45を構成する。さらに、前記層間絶縁膜453 上には、SiNよりなる保護膜46が形成される。かかる層間絶縁膜構造43、44および45を積層した構造においては、層境界に沿って侵入する水分や腐食性ガスが、前記導体壁431b、441bあるいは451b、あるいは導体パターン433b、443bあるいは453bにより阻止される。換言すると、前記導体壁431b、4

41b、451b、および導体パターン433b、443b、453bは、半導体集積回路装置40のガードリング40Aを構成する。

【0030】図8(A)～図9(D)は、図7の半導体装置40の製造工程を示す。図8(A)を参照するに、前記拡散領域41Aおよびフィールド酸化膜42が形成されたSi基板41上には、層間絶縁膜431、SiNエッチングストップ膜432および層間絶縁膜433が順次堆積され、さらに前記層間絶縁膜433上には開口部51A有するレジストパターン51が形成される。さらに、前記レジストパターン51をマスクに、前記エッチングストップ膜432が露出するまでドライエッチング工程を実行し、前記層間絶縁膜433中に、溝433aを形成する。

【0031】次に図8(B)の工程において前記レジストパターン51を除去し、得られた構造上に、前記溝433a中に開口部52A有するレジストパターン52を形成する。さらに前記レジストパターン52をマスクに前記SiN膜432および層間絶縁膜431をドライエッチングによりパターンニングし、図9(C)に示す構造を得る。

【0032】次に、図9(D)の工程において図9(C)の構造上にCu層53をスパッタリングあるいは電解めっき法により形成し、さらにCMP工程を行なうことにより、前記層間絶縁膜433上からCu層53を除去する。さらに同様な工程を繰り返すことにより、図7の構造が得られる。再び図6の平面図を参照するに、前記最上層の導体パターン453bは前記半導体基板41の端面41Eに沿って、典型的には10μmの幅Lで延在し、最上部の前記導体壁451bは、前記導体パターン中、典型的には8μmの幅Lwを有する帯状領域中を、典型的には0.5μmの幅Weでジグザグに延在する。また、図7の断面図よりわかるように、最下層および中間層の導体パターン433bおよび443bは前記最上層の導体パターン453bに平行に延在するのに対し、前記中間層の導体壁441bは、前記最上層の導体壁451bに対して逆相でジグザグに延在する。最下層の導体壁431bは、最上層の導体壁451bに平行に、すなわち同相で延在する。

【0033】より具体的には、前記導体壁431b、441bおよび451bの各々は、典型的には6.4μmの単位長さLc毎に120°の角度θで折り返され、前記基板41の端面41Eに直角方向に測った幅Wclは、約0.58μmになる。また、前記折り返し部分において、前記導体パターンの側縁部との間には、1μmの余裕Laが確保される。

【0034】このような構造のガードリング40Aに対して、図9(D)の工程において前記端面41Eに平行な方向に化学機械研磨が行なわれると、前記ガードリング40Aには前記研磨方向と逆方向に作用する応力が印

加される。その結果、前記ジグザグに延在する導体壁431b、441bおよび451bの各々には、その延在方向に応力成分が作用するが、各々の導体壁の延在する長さはほぼLc(より厳密には $(Lw^2 + Lc^2)^{1/2}$)に限定されるため、図1(A)、(B)におけるような、長い距離にわたって応力がガードリングの延在方向に作用することがない。換言すると、前記ガードリング構造40Aを構成する導体壁431b、441bおよび451bの各々は、その長手方向端部を対応する層間絶縁膜構造43、44あるいは45により支持され、その結果図5で説明したようなガードリングの欠陥は生じない。

【第2実施例】図10は、本発明の第2実施例による半導体装置50の構成を示す平面図である。ただし、半導体装置50は先に説明した半導体装置40の一変形例であり、先に説明した部分には同一の参照符号を付して説明を省略する。

【0035】図10を参照するに、前記最上層の導体パターン453bは前記半導体基板41の端面41Eに沿って、典型的には10μmの幅Lで延在し、最上部の前記導体壁451bは、前記導体パターン中、典型的には8μmの幅Lwを有する帯状領域中を、典型的には0.5μmの幅Weで矩形波状に延在する。また、本実施例においても、最下層および中間層の導体パターン433bおよび443bは、前記最上層の導体パターン453bに平行に延在するのに対し、前記中間層の導体壁441bは、前記最上層の導体壁451bに対して逆相で矩形波状に延在する。最下層の導体壁431bは、最上層の導体壁451bに平行に、すなわち同相で延在する。

【0036】より具体的には、前記導体壁431b、441bおよび451bの各々は、典型的には6.4μmの単位長さLc毎に90°の角度θで屈曲され、約0.58μmの幅Weを有する。また、前記折り返し部分において、前記導体パターンの側縁部との間には、1μmの余裕Laが確保される。このような構造のガードリング40Aに対して、図9(D)の工程において前記端面41Eに平行な方向に化学機械研磨が行なわれると、前記ガードリング40Aには前記研磨方向と逆方向に作用する応力が印加される。その結果、前記矩形波状に延在する導体壁431b、441bおよび451bの各々には、その延在方向に応力成分が作用するが、各々の導体壁の延在する長さはLcに限定されるため、図1(A)、(B)におけるような、長い距離にわたって応力がガードリングの延在方向に作用することがない。換言すると、前記ガードリング構造40Aを構成する導体壁431b、441bおよび451bの各々は、その長手方向端部を対応する層間絶縁膜構造43、44あるいは45により支持され、その結果図5で説明したようなガードリングの欠陥は生じない。

【第3実施例】図11は、本発明の第3実施例による半導体装置60の構成を示す平面図である。ただし、半導

体装置60は図6の半導体装置40の一変形例であり、先に説明した部分には同一の参照符号を付して説明を省略する。

【0037】図11を参照するに、前記最上部の導体壁451bは、前記導体パターン中、典型的には8 μ mの幅を有する帯状領域中を、典型的には0.5 μ mの幅Wcでジグザグに延在し、前記最上層の導体パターン453bは前記導体壁451bに沿って、典型的には10 μ mの幅Lを有する帯状領域中をジグザグに延在する。また、本実施例においても、前記中間層の導体壁441bは、前記最上層の導体壁451bに対して逆相でジグザグに延在する。最下層の導体壁431bは、最上層の導体壁451bに平行に、すなわち同相でジグザグに延在する。これに伴って、前記中間層の導体パターン443bも前記中間層の導体壁441bに沿ってジグザグに延在し、また前記最下層の導体パターン433bも、前記最下層の導体壁431bに沿って、ジグザグに延在する。

【0038】より具体的には、前記導体壁431b、441bおよび451bの各々は、典型的には6.4 μ mの単位長さ毎に120°の角度 θ で折り返され、また前記折り返し部分において、前記導体パターンの側縁部との間には、1 μ mの余裕L_gが確保される。このような構造のガードリング40Aに対して、図9(D)の工程において前記端面41Eに平行な方向に化学機械研磨が行なわれると、前記ガードリング40Aには前記研磨方向と逆方向に作用する応力が印加される。その結果、前記ジグザグに延在する導体壁431b、441bおよび451bの各々には、その延在方向に応力成分が作用するが、各々の導体壁の延在する長さは限定されているため、図1(A)、(B)におけるような、長い距離にわたって応力がガードリングの延在方向に作用することがない。換言すると、前記ガードリング構造40Aを構成する導体壁431b、441bおよび451bの各々は、その長手方向端部を対応する層間絶縁膜構造43、44あるいは45により支持され、その結果図5で説明したようなガードリングの欠陥は生じない。

【第4実施例】図12は、本発明の第4実施例による半導体装置70の構成を示す平面図である。ただし、半導体装置70は図10の半導体装置50の一変形例であり、先に説明した部分には同一の参照符号を付して説明を省略する。

【0039】図12を参照するに、前記最上部の導体壁451bは、前記導体パターン中、典型的には8 μ mの幅を有する帯状領域中を、典型的には0.5 μ mの幅Wcで矩形波状に延在し、前記最上層の導体パターン453bは前記導体壁451bに沿って、典型的には10 μ mの幅Lを有する帯状領域中を同様に矩形波状に延在する。また、本実施例においても、前記中間層の導体壁441bは、前記最上層の導体壁451bに対して逆相で矩形波状に延在する。最下層の導体壁431bは、最上層の導体

壁451bに平行に、すなわち同相で矩形波状に延在する。これに伴って、前記中間層の導体パターン443bも前記中間層の導体壁441bに沿って矩形波状に延在し、また前記最下層の導体パターン433bも、前記最下層の導体壁431bに沿って、矩形波状に延在する。

【0040】より具体的には、前記導体壁431b、441bおよび451bの各々は、典型的には6.4 μ mの単位長さ毎に90°の角度 θ で折り返され、また前記折り返し部分において、前記導体パターンの側縁部との間には、1 μ mの余裕L_gが確保される。このような構造のガードリング40Aに対して、図9(D)の工程において前記端面41Eに平行な方向に化学機械研磨が行なわれると、前記ガードリング40Aには前記研磨方向と逆方向に作用する応力が印加される。その結果、前記ジグザグに延在する導体壁431b、441bおよび451bの各々には、その延在方向に応力成分が作用するが、各々の導体壁の延在する長さは限定されているため、図1(A)、(B)におけるような、長い距離にわたって応力がガードリングの延在方向に作用することがない。換言すると、前記ガードリング構造40Aを構成する導体壁431b、441bおよび451bの各々は、その長手方向端部を対応する層間絶縁膜構造43、44あるいは45により支持され、その結果図5で説明したようなガードリングの欠陥は生じない。

【0041】以上、本発明を好ましい実施例について説明したが、本発明はかかる特定の実施例に限定されるものではなく、特許請求の範囲に記載に要旨内において様々な変形・変更が可能である。

【0042】

【発明の効果】本発明によれば、前記ガードリングパターンを、基板周辺部において屈曲を繰り返す形状に形成することにより、ガードリングパターンが一方向に長く延在し、かかる延在方向がCMP工程における研磨方向と一致した場合に生じるガードリングパターンの損傷の問題が回避される。かかるガードリングパターンを形成することにより、前記基板内部に形成される半導体素子は、水分や腐食性ガスの侵入から防護される。

【図面の簡単な説明】

【図1】(A)、(B)は、従来のガードリング構造を示す平面図である。

【図2】従来のガードリング構造を示す断面図である。

【図3】従来のCMP工程を示す図である。

【図4】従来のCMP工程中における研磨剤の相対速度分布を示す図である。

【図5】CMP工程の結果ガードリングに発生する損傷を説明する図である。

【図6】本発明の第1実施例による半導体装置におけるガードリング構造を示す平面図である。

【図7】本発明の第1実施例による半導体装置におけるガードリング構造を示す断面図である。

13

14

【図8】(A)、(B)は、本発明の第1実施例による半導体装置の製造工程を示す図(その1)である。

【図9】(C)、(D)は、本発明の第1実施例による半導体装置の製造工程を示す図(その2)である。

【図10】本発明の第2実施例による半導体装置におけるガードリング構造を示す平面図である。

【図11】本発明の第3実施例による半導体装置におけるガードリング構造を示す平面図である。

【図12】本発明の第4実施例による半導体装置におけるガードリング構造を示す平面図である。

【符号の説明】

10 ウェハ

11, 40, 50, 60 半導体装置

12 ガードリング構造

21, 41 基板

21A, 41E 拡散領域

22, 42 フィールド酸化膜

23, 24, 25, 43₁, 44₁, 45₁, 43₃,

44₃, 45₃ 層間絶縁膜

23A, 24B, 25B コンタクト溝

23B, 24C, 25C 導体壁

(23B)₁ TiN膜

10 24A, 25A, 26A 導体パターン

26 保護膜

41E 基板端面

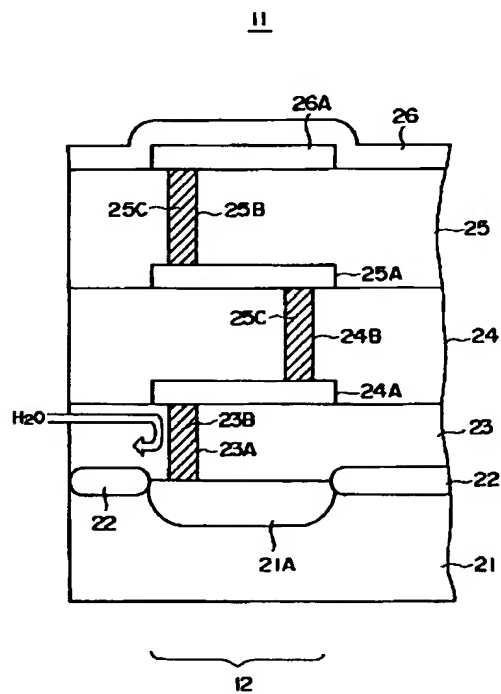
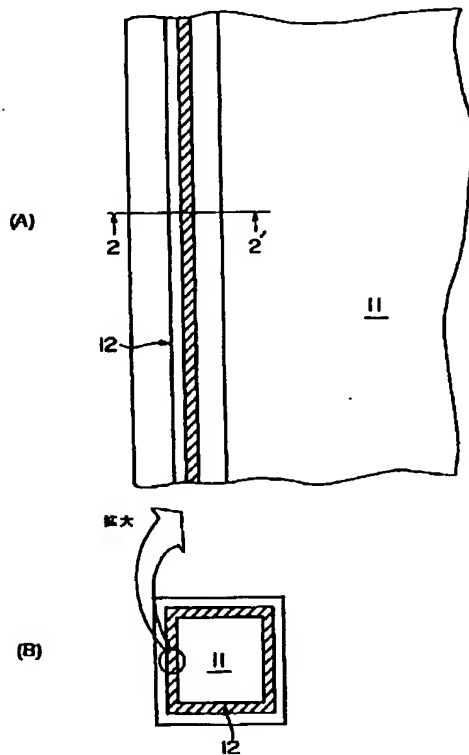
43₂, 44₂, 45₂ エッチングストッパ

【図1】

【図2】

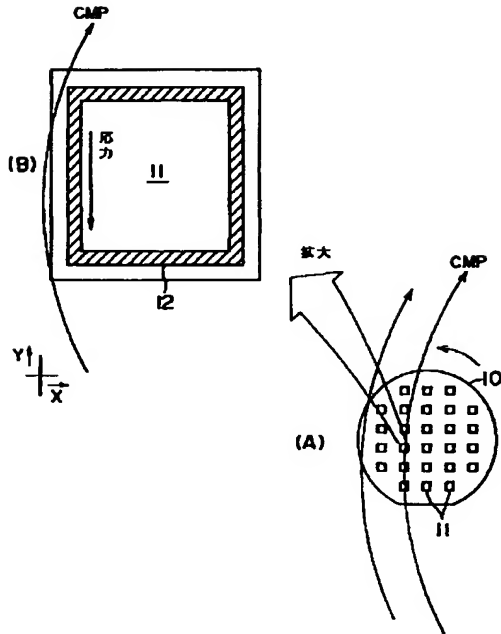
(A)、(B)は、従来のガードリング構造を示す平面図

従来のガードリング構造を示す断面図



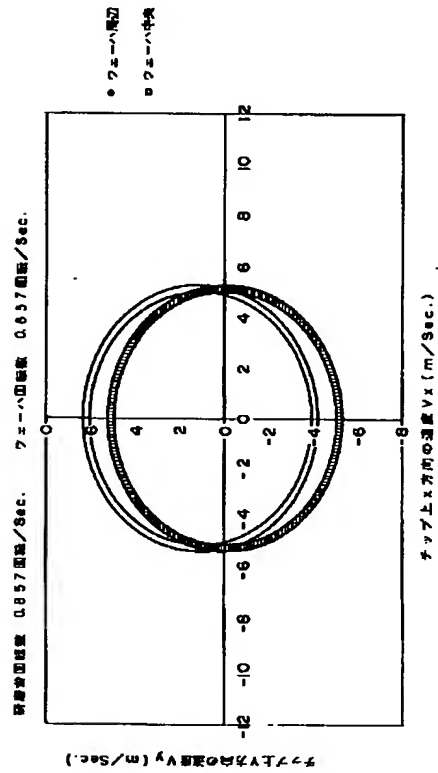
【図3】

従来のCMP工程を示す図



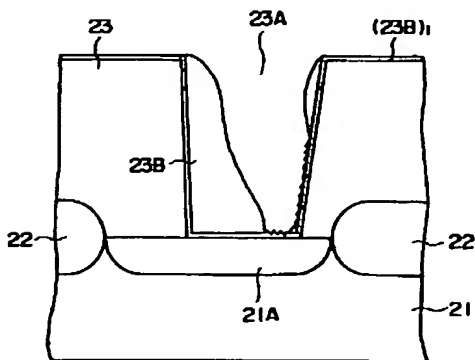
【図4】

従来のCMP工程における研磨剤の相対速度分布を示す図



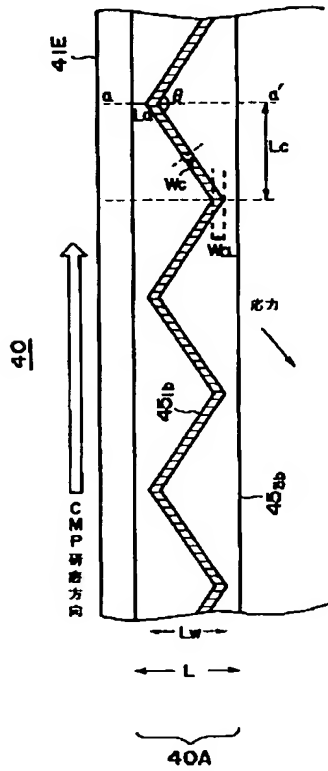
【図5】

CMP工程の結果ガードリングに発生する損傷を説明する図



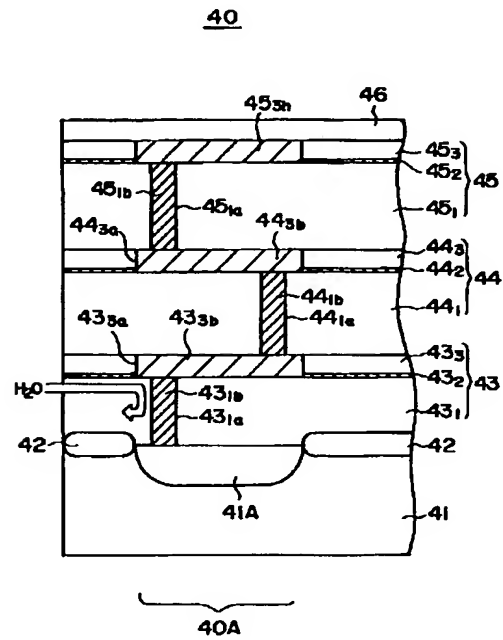
【図6】

本発明の第1実施例による半導体装置におけるガードリング構造を示す平面図



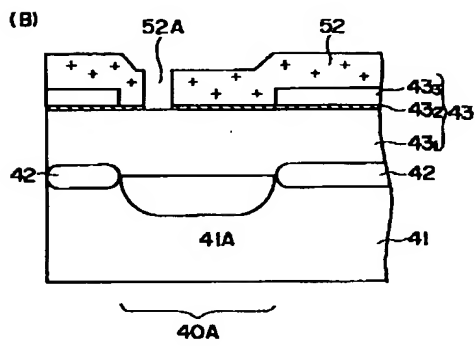
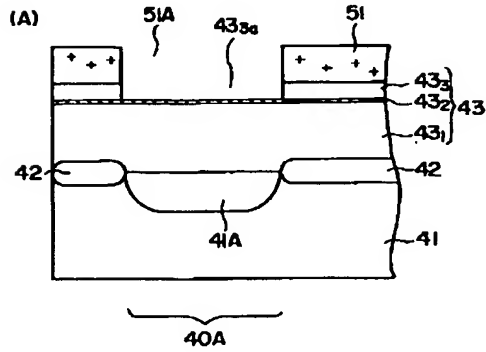
【図7】

本発明の第1実施例による半導体装置におけるガードリング構造を示す断面図



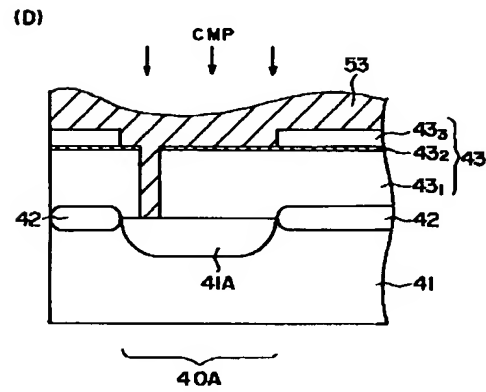
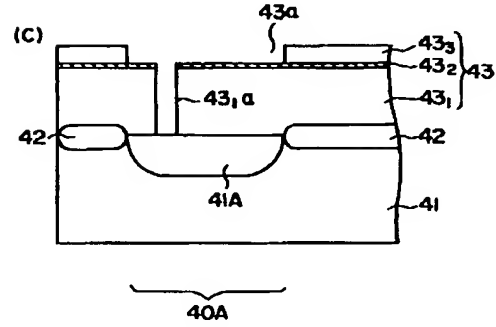
【図8】

(A), (B) は、本発明の第1実施例による半導体装置の製造工程を示す図（その1）



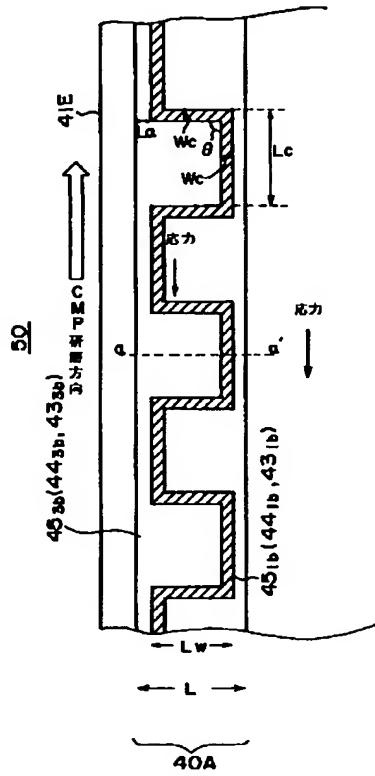
【図9】

(C), (D) は、本発明の第1実施例による半導体装置の製造工程を示す図（その2）



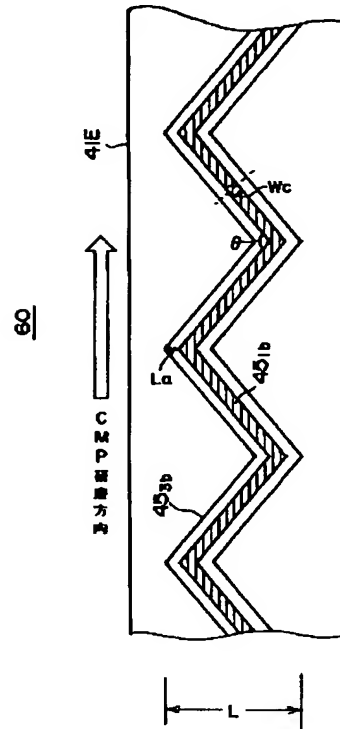
【図10】

本発明の第2実施例による半導体装置におけるガードリング構造を示す平面図



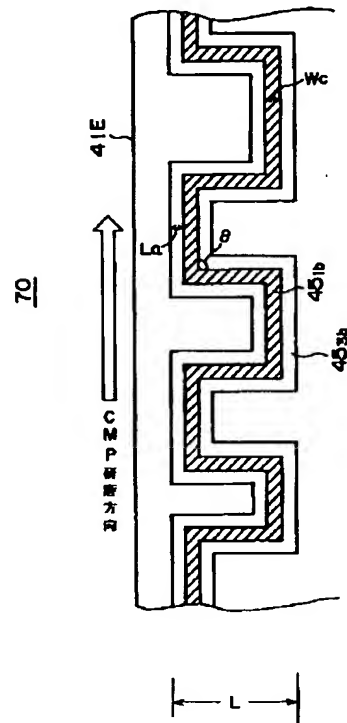
【図11】

本発明の第3実施例による半導体装置におけるガードリング構造を示す平面図



【図12】

本発明の第4実施例による半導体装置におけるガードリング構造を示す平面図



フロントページの続き

Fターム(参考) 5F033 HH11 HH19 JJ01 JJ11 JJ19
 KK01 KK11 KK19 MM02 NN37
 PP15 PP27 QQ09 QQ11 QQ25
 QQ37 QQ48 RR04 RR14 RR15
 RR22 RR24 RR25 TT01 UU05
 VV03 XX02 XX18 XX19
 5F038 BH09 BH20 CA01 CD18 EZ20
 5F043 DD16 DD30 FF01 FF07 GG03
 GG04 GG10